

你设计的 PCB EMI 达标了吗？

电子设备的电子信号和处理器的频率不断提升,电子系统已是一个包含多种元器件和许多分系统的复杂设备。高密和高速会令系统的辐射加重,而低压和高灵敏度会使系统的抗扰度降低。因此,电磁干扰(EMI)实在是威胁着电子设备的安全性、可靠性和稳定性。我们在设计电子产品时,PCB 板的设计对解决 EMI 问题至关重要。本文主要讲解 PCB 设计时要注意的地方,从而减低 PCB 板中的电磁干扰问题。

电磁干扰(EMI)的定义

电磁干扰(EMI, Electro Magnetic Interference),可分为辐射和传导干扰。辐射干扰就是干扰源以空间作为媒体把其信号干扰到另一电网络。而传导干扰就是以导电介质作为媒体把一个电网络上的信号干扰到另一电网络。在高速系统设计中,集成电路引脚、高频信号线和各类接插头都是 PCB 板设计中常见的辐射干扰源,它们散发的电磁波就是电磁干扰(EMI),自身和其他系统都会因此影响正常工作。

针对电磁干扰(EMI)的 PCB 板设计技巧

现今 PCB 板设计技巧中有不少解决 EMI 问题的方案,例如:EMI 抑制涂层、合适的 EMI 抑制零件和 EMI 仿真设计等。以上的影片介绍了减少 EMI 的方法。现在简单讲解一下这些技巧。

技巧一: 共模 EMI 干扰源 (如在电源汇流排形成的瞬态电压在去耦路径的电感两端形成的电压降)

- 在电源层用低数值的电感,电感所合成的瞬态信号就会减少,共模 EMI 从而减少。
- 减少电源层到 IC 电源引脚连线的长度。
- 使用 3—6 mil 的 PCB 层间距和 FR4 介电材料。

技巧二: 电磁屏蔽

- 尽量把信号走线放在同一 PCB 层,而且要接近电源层或接地层。
- 电源层要尽量靠近接地层

技巧三: 零件的布局 (布局的不同都会影响到电路的干扰和抗干扰能力)

— 根据电路中不同的功能进行分块处理(例如解调电路、高频放大电路及混频电路等),在这个过程中把强和弱的电信号分开,数字和模拟信号电路都要分开

— 各部分电路的滤波网络必须就近连接,这样不仅可以减小辐,这样可以提高电路的抗干扰能力和减少被干扰的机会。

- 易受干扰的零件在布局时应尽量避开干扰源,例如数据处理板上 CPU 的干扰等。

技巧四: 布线的考虑(不合理的布线会造成信号线之间的交叉干扰)

- 不能有走线贴近 PCB 板的边框,以免于制作时造成断线。
- 电源线要宽,环路电阻便会因而减少。
- 信号线尽可能短,并且减少过孔数目。
- 拐角的布线不可以用直角方法,应以 135°角为佳。
- 数字电路与模拟电路应以地线隔离,数字地线与模拟地线都要分离,最后接电源地

减少电磁干扰是 PCB 板设计重要的一环，只要在设计时多往这一边想，自然在产品测验如 EMC 测验中便会更易合格。