

## 功率器件更加智能，高能效功率电子技术新进展

### 工艺与材料的创新

随着时间的推移，功率晶体管技术得到了持续的改善。器件的体积不断缩小，功率密度越来越高。在电压高于 1 kV 的大功率晶体管方面，双极结构已成为首选；低于 1 kV 电压，特别是频率高于 100 kHz 时，更多采用的是 MOSFET。高于此电压的大电流应用则选择 IGBT。

开发这类器件的主要挑战在于，在开关频率持续上升时，需要通过减小由导通阻抗导致的导电损耗、降低内部电容，以及改善反向恢复性能，将内部损耗降到最低。由于击穿电压更高及未钳位开关特性（UIS）的缘故，提升击穿强固性也非常重要。

以往，开发电压低于 40 V 的低压 MOSFET 的重点在于，给定导通阻抗条件下将裸片尺寸减至最小，从而降低单位成本。因此，最重要的质量因子（Figure of Merit, FOM）就是单位为  $m\Omega \times mm^2$  的特征导通阻抗（RDS (ON) spec）。由于低压 FET 中沟道阻抗（channel resistance）对特征导通阻抗有较大影响，业界主要致力于在可用面积上配置尽可能多的 FET 沟道。平面沟道被垂直“沟槽门”沟道替代，同时使用先进的光刻技术来缩小表面尺寸。

但是，减小沟槽 FET 间距的方法并不能轻松达到采用  $RDS (ON) \times Q_g (d)$  定义的关键质量因子，因为单位面积上的导通阻抗方面的改进被单位面积门电荷（ $Q_g$ ）增加所抵消。因此，开发就转向了诸如沟槽 FET（带有额外解耦垂直场效电极从漏极屏蔽门极）、沟槽 LDMOS（结合了沟槽 MOS 的紧凑性及背面漏极与 LDMOS 的较低  $Q_g (d)$ ），以及优化了金属化/封装的 LDMOS 等架构。

虽然多年来基于硅的晶体管有了持续改进，但硅基材料特性上的限制表明，未来十年人们还需要寻求其它可用方案。目前，利用宽带隙材料（氮化镓、碳化硅及钻石）的方案已经出现。这些材料可以提供更好的热特性，开关损耗更低，而且结合了更有吸引力的低导通阻抗（RDS (ON)）和高击穿电压（VBD）性能的优势。

宽带隙材料也可以在高压应用中实现重大突破。氮化镓和碳化硅的临界击穿场的数量级高于硅，迄今发布的器件也具有热导率更高（比硅高约 3 倍）的优势。在高于 1 kV 的应用中碳化硅是首选材料，而氮化镓则最适于电压低于 1 kV 的应用。然而，仍然需要克服一些技术障碍，如增加硅上厚氮化镓层以提供高额定电压、制造增强模式晶体管及提升可靠性等。预计未来几年，首批高压氮化镓高电子迁移率晶体管（HEMT）就会上市。

## 功率器件更加智能

智能电源 IC (Smart power IC) 是一种在一块芯片上将“智能”和“电源”集成起来的全新器件。它广泛应用于包括电源转换器、马达控制、荧光灯整流器、自动开关、视频放大器、桥式驱动电路以及显示驱动等多个领域。

中国是全球最大的消费电子产品市场，各种电子产品的需求与日俱增，这预示着智能电源 IC 将有巨大的市场。

智能电源 IC 采用结合型双极/CMOS/DMOS (BCD) 工艺，使模拟、数字及电源方面的系统设计能够集成在单片衬底上。后续的 BCD 工艺改善了高压隔离、数字特征尺寸（提供更高模拟精度、逻辑速度与密度等）及功率处理能力。现代工艺能够集成数字处理器、RAM/ROM 内存、内嵌式内存及电源驱动器。例如，采用 BCD 工艺可以在单芯片上集成电源、逻辑及模拟等功能。

随着 CMOS 几何尺寸的持续缩小，高内嵌智能的需求导致了 16/32 位处理器、多 Mb ROM/RAM/非易失性内存，及复杂 IP 的集成。为了模组更高精度感测机制、高比特率数据转换、不同接口协议、预驱动器/控制环路，及精确片上电压/电流参考的需求，模拟功能也在不断增多。业界已经推出了 100 至 200 V 及 5 至 10 A 的电源驱动器。这些器件带有低导通阻抗，及利用深沟槽及绝缘硅 (SOI) 技术的高密度、强固型高压隔离架构。

用于 AC-DC 逆变器的集成型 600 V 晶体管技术与用于低于 100 V 应用的技术相辅相成，被证明是另一个重要市场。先进的亚微米 CMOS 工艺将推动低成本、低导通阻抗驱动器的集成从传统 LDMOS 器件转向双及三低表面电场 (RESURF) DMOS、超结 LDMOS 及 LIGBT。【查看本站相关专题：[功率器件在绿色节能设计中的应用](#)】【IGBT、MOSFET】】

## 封装技术潜力无限

当前功率半导体封装的主要趋势是增强互连，包括旨在降低阻抗/寄生效应的晶圆级技术，以及增强型片上散热。厚铜、金或铝线邦定、缎带 (ribbon) /

封装黏着（clip bonding），以及功率优化的芯片级封装（CSP），也在增强裸片与外部电极之间的电阻连接效率。图 1 显示了封装技术的演进。

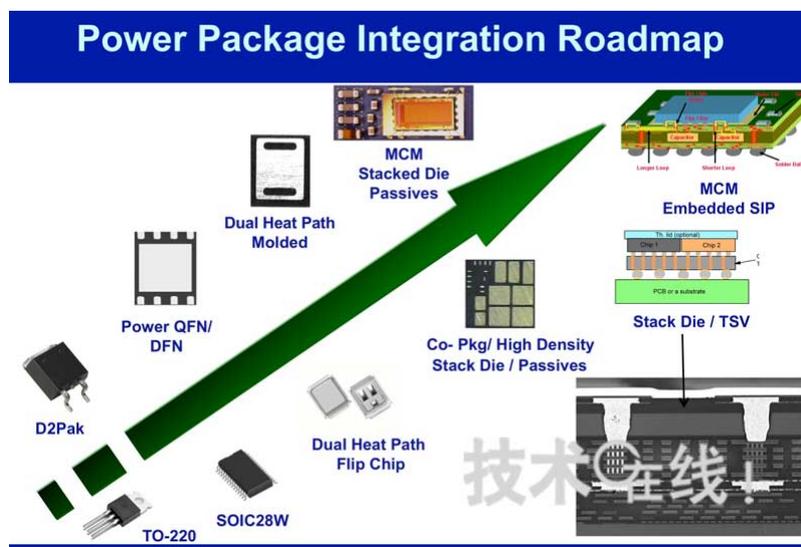


图 1 功率封装集成路线图

功率模块本身就是功率电子器件按一定功能组合灌封而成。说它是一种封装技术一点也不为过。早期的功率模块在单个封装中集成了多个闸流体/整流器，从而提供更高的额定功率。过去三十年来的重大突破使当今的模块将功率半导体与感测、驱动、保护及控制功能结合在一起。例如，智能功率模块就是以 IGBT 为内核的先进混合集成功率部件，由高速低功耗管芯（IGBT）和优化的门极驱动电路，以及快速保护电路构成。IPM 内的 IGBT 管芯都选用高速型的，而且驱动电路紧靠 IGBT，驱动延时小，所以 IPM 开关速度快，损耗小。IPM 内部集成了能连续检测 IGBT 电流和温度的实时检测电路，当发生严重过载甚至短路，以及温度过热时，IGBT 将被有控制地软关断，同时发出故障信号。此外，IPM 还具有桥臂对管互锁、驱动电源欠压保护等功能。尽管 IPM 价格高一些，但由于集成了驱动和保护功能，因此比单纯的 IGBT 具有结构紧凑、可靠性高、易于使用等优点。

模块采用的直接敷铜（DBC）技术增强了电气性能，而陶瓷衬底（如三氧化二铝及氮化铝）能够同时提升冷却效率。封装-组装技术上的改进也实现了几个裸片和元器件的平面共同集成（co-integration），以及旨在增加系统集成度的垂直堆栈技术。“解开封装”（Un-packaging）技术是另一个有意义的研究领域，此技术将几个布有器件的（populated）的衬底机械集成，无需壳体、端子及基座。

## 持续推动工艺技术进步

许多厂商都在积极开发新的工艺技术。例如，安森美半导体开发出了专有 Trench 3 工艺的下一代 MOSFET 产品，可用于台式机、笔记本和上网本等应用，有助于提升能效及开关性能，同时裸片尺寸更小。

未来几年，安森美还将开发氮化镓的晶圆生产工艺/器件集成工艺/制造工艺/封装工艺、绝缘硅晶圆生产工艺、接触/隔离沟槽工艺模块、低电感封装、电感和电容集成等工艺技术；同时利用封装技术实现产品创新，以更纤薄的封装、更低占位面积实现更高 I/O 密度，不断提高封装热效率及工作温度范围，也使每个封装的裸片尺寸选择更多。此外，还将以更薄、直径更大的晶圆和铜线夹来降低材料成本。