

基于 FPGA 技术的半导体激光器脉冲驱动电源的设计

范贤光¹, 孙和义¹, 唐文彦¹, 许文海²

(1. 哈尔滨工业大学自动化测试与控制系, 黑龙江哈尔滨 150001;
2. 大连海事大学信息工程学院, 辽宁大连 116026)

摘要:针对半导体激光器(LD)脉冲驱动工作的需要,提出了一种新型的基于 FPGA 技术的 LD 脉冲驱动电源的设计方法。结合 FPGA 技术,利用日立 SH 系列单片机 HD64F7045 为控制核心,实现高稳定度的激光器脉冲驱动控制。在 LD 驱动模块中,引入负反馈控制技术,实现了 LD 的自动电流控制(ACC)和自动功率控制(APC);同时,采取了慢启动电路、短路开关和限幅保护等措施,有效地保证了 LD 脉冲工作的安全。该电源已经成功地应用于某脉冲光源系统。

关键词:半导体激光器;FPGA;单片机;脉冲驱动

中图分类号:TN248.4

文献标识码:A

文章编号:0253-2743(2007)02-0019-02

The design of a laser diode pulsed current source based on FPGA

FAN Xiang-guang¹, SUN He-yi¹, TANG Wen-yan¹, XU Wen-hai²

(1. Dept. of Automatic Measurement and Control, Harbin Institute of Technology, Harbin 150001, China;
2. School of Information Engineering, Dalian Maritime University, Dalian 116026, China)

Abstract:To satisfy the need of pulsed laser diode driving, a new scheme to design the LD pulsed current source, which integrates FPGA, with highly quality single-chip microcomputer HD64F7045 as the control center, is introduced. In the LD driver, the use of the negative feedback can obtain the LD automatic current control and automatic power control. Meanwhile, the complete LD protection is provided by means of independent current limit, output off shorting circuit, and a slow turn on sequence. The source has been successfully applied to some pulsed light source system

Key words:laser diode; FPGA; single-chip microcomputer; pulsed driving

随着光电信息技术的发展,半导体激光器(LD)在军事、精密加工与测量、医疗、光纤通讯等领域中得到了广泛的应用。LD 是依靠载流子直接注入而工作的,注入电流的稳定性对激光器的输出有直接、明显的影响^[1]。为了保证 LD 安全稳定的工作,需要向其提供高稳定度的驱动电流:当 LD 工作在脉冲方式时,脉冲驱动电流的上升和下降时间直接影响着激光器脉冲光的质量。为此,我们充分考虑 LD 的脉冲工作机理,采用 FPGA 技术和高精度的自动电流和自动功率控制原理,以及相关的保护措施,研制了一种单片机和 FPGA 混合控制的半导体激光器脉冲驱动电源。

1 设计方案

图 1 是 LD 脉冲驱动电源的原理框图。该脉冲驱动电源主要由 3 部分组成,其基本工作原理是单片机控制 FPGA 信号处理电路,由 FPGA 产生相应的时序信号控制 AD 和 DA,生成恒定的直流源,并由脉冲波形发生器产生占空比可调的方波信号,在调制电路的作用下,最终产生脉冲电流幅度、脉冲占空比都连续可调的驱动电流,实现对 LD 的自动电流(ACC)和自动功率(APC)驱动。

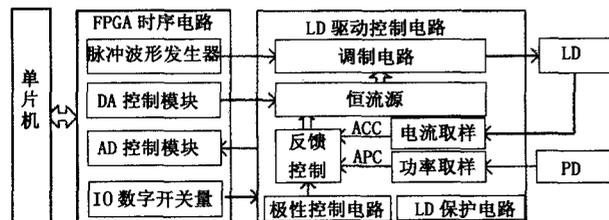


图 1 LD 脉冲驱动电源原理图

1.1 FPGA 时序电路

收稿日期:2006-08-29

基金项目:哈尔滨工业大学交叉学科基金资助(HIT.MD2002.33)。

作者简介:范贤光(1980-),男,福建人,在读博士研究生,主要研究方向为光电信息与检测技术。

基于 ALTERA 公司的 FPGA 器件,利用硬件描述语言 Verilog 设计 FPGA 时序电路,该电路作为模拟电路和数字电路的逻辑连接,主要完成:一是 AD 逻辑模块产生控制多通道高速串行 AD 转换器(ADS8341)的时序,发出 AD 控制信号并接收 AD 数据,并按照通道排序后,通过 FIFO 送给单片机;二是单片机设置的数据送给 DA 逻辑模块,该模块产生控制多通道高速串行 DA 转换器(DAC8534)的时序,发出 DA 控制信号和数据;三是接收单片机预置的脉冲周期和脉冲宽度数据,并对基准脉冲信号(频率为 10MHz)。进行计数操作,产生相应的脉冲波形;四是接收单片机的控制信号,产生控制 LD 驱动电路的各种 IO 数字开关量。FPGA 时序电路与单片机连接的原理框图如图 2 所示。

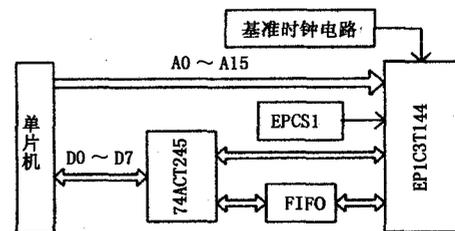


图 2 FPGA 与单片机的连接框图

图中,ALTERA 公司的 FPGA 器件 EPIC3T144 工作在 AS 模式下,通过下载线将 FPGA 程序存储在配置芯片 EPCS1 中,上电时,自动配置 FPGA。单片机控制 FPGA, FPGA 接收单片机的指令和数据,根据指令完成对 AD 和 DA 的操作,从 LD 驱动电路采集的数据,经过 FPGA 存储到 FIFO 中,当收到读指令时,将数据传输给单片机。利用双向缓冲器 74ACT245,实现数据的双向传输。同时,单片机将设置的脉冲周期和脉冲宽度数据发送到单片机的脉冲波形发生器,该发生器基于 Verilog 语言的程序框图如图 3 所示。图中,脉冲波形发生器首先对单片机发来的脉冲周期 C 和脉冲宽度 W 数据对基准脉冲 T 进行计数,得到计数值(CT)和(CW)。在状态机中,当计数器的计数值小于(CT-CW)时,脉冲输出 P 保持低电平;

